

Control System for a Pulsed Current Source based on Digital Hysteresis and Current Estimation

E. Penovi, S. Maestri, R. Garcia Retegui, N. Wassinger, *Student Member*, IEEE and M. Benedetti

Abstract— This work presents the implementation of a control system for a high-precision pulsed current source. The proposed control scheme employs a digital hysteresis to achieve a well-defined precision and a high dynamic response. The existence of measurement noise, comparable with the amplitude of the hysteresis bands, generates unwanted commutations that tend to increase the power losses in the semiconductors and to reduce overall system efficiency. As a solution, a current estimation algorithm is proposed. This estimator incorporates the semiconductors state information to improve the filtering capability without affecting the measurement dynamics. Experimental results validate the proposed control scheme.

Keywords— Pulsed Current Source, Current Control, State-Space Observer, Digital Hysteresis.

I. INTRODUCCIÓN

LAS FUENTES de corriente pulsada se utilizan para generar intensos campos magnéticos sobre los imanes de deflexión de los aceleradores de partículas requeridos en aplicaciones de física de altas energías y en medicina, [1-4].

La principal característica de estos convertidores es que proveen, sobre una carga inductiva, LR , elevados pulsos de corriente con reducidos tiempos de subida, t_r , y bajada, t_f , y alta precisión y estabilidad de la corriente durante el tiempo del flat-top, t_{ft} .

Actualmente, estos convertidores se basan en el uso de estructuras conmutadas con diferentes rangos de operación, las cuales se conectan en forma secuencial durante las distintas etapas de generación del pulso. Este tipo de topologías, denominadas multi-estructura, permiten a través de la segmentación de estructuras cumplir con las especificaciones de la aplicación haciendo uso de dispositivos semiconductores estándar.

El control asociado a estas topologías debe realizar varias tareas en forma consecutiva y/o simultánea, tales como:

- realizar el control de las diferentes estructuras,

- sincronizar la generación del pulso con el pasaje del haz,
- manejar la comunicación con los periféricos (ADC/DAC),
- realizar la comunicación con la sala de control y
- calcular los parámetros de inicialización antes de cada pulso.

En este sentido, el uso de plataformas digitales, tales como las basadas en Digital Signal Processors (DSP) o en Field-Programmable Gate Array (FPGA), ofrecen ventajas bien conocidas como flexibilidad, repetitividad y adaptabilidad a diferentes sistemas y condiciones de operación. En particular, las FPGA han demostrado ser una buena elección como plataforma de control, debido a su capacidad de ejecutar tareas en paralelo y realizar una implementación a medida que optimice la ejecución de los algoritmos de control [7], [8].

En los convertidores multi-estructura para fuentes de corriente pulsada, la principal función del control es satisfacer los requisitos de precisión de la corriente en la carga y llevar a cabo la interconexión entre las estructuras. En tal sentido, el control por histéresis permite regular la corriente con muy buena dinámica y acotar el error de corriente dentro de bandas de comparación bien definidas [9]. Aunque este método es conceptualmente simple y fácil de implementar, la precisión en la regulación de la corriente está directamente vinculada a la correcta detección del cruce del error de corriente con las bandas de comparación. En relación con esto, la interferencia generada debido a las conmutaciones con elevadas corrientes y la presencia de ruido de medición dan lugar a comparaciones erráticas con las bandas. Esto genera acciones de control no deseadas conducentes a aumentar las pérdidas en los semiconductores. Una solución a este problema podría ser el uso de un filtrado convencional de la corriente a controlar; sin embargo, esta acción genera retardos y deformaciones en la señal filtrada que hacen que la amplitud del ripple supere a las bandas de comparación.

En la actualidad, el gran poder de cálculo disponible en las plataformas digitales hace atractivo el uso de métodos de procesamiento tendientes a mitigar estos problemas. Los observadores de estado constituyen una solución ya que permiten, a partir de la medición de las variables de estado, obtener una estimación de la señal a controlar con una acción de filtrado y sin retardo.

En este trabajo se presenta la implementación en FPGA de un sistema de control de corriente para fuente pulsada de alta precisión basado en el uso de un observador de estados. El método propuesto estima tanto la corriente de la carga como su pendiente, con lo cual el modelo de estados utilizado para el observador no depende de los parámetros de la planta. Esta característica resulta importante, ya que permite obtener una

E. Penovi, Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET), Argentina, emilianopenovi@fi.mdp.edu.ar

S. Maestri, Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET), Argentina, somaestri@fi.mdp.edu.ar

R. Garcia Retegui, Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET), Argentina, rgarcia@fi.mdp.edu.ar

N. Wassinger, Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET), Argentina, nwassinger@fi.mdp.edu.ar

M. Benedetti, Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET), Argentina, mbenedet@fi.mdp.edu.ar

estimación de la corriente insensible a la variación de los parámetros del sistema.

II. SISTEMA DE CONTROL

En esta sección, se realiza la descripción del sistema de control propuesto para la fuente pulsada multi-estructura. A modo de revisión, primero se describe brevemente el principio de funcionamiento de la fuente haciendo énfasis en la operación de las estructuras en las distintas etapas del pulso. A continuación, se describe el control de corriente propuesto indicando el procedimiento seguido para el modelado de la planta y el diseño del observador.

A. Funcionamiento de la Fuente

En la Fig. 1 se muestra el circuito de la fuente pulsada, la cual se basa en el uso de tres estructuras. La estructura 1 se utiliza para controlar los tiempos de ascenso y descenso del pulso de corriente por medio del ajuste de la tensión inicial en C_H . La estructura 2 se encarga de suministrar a la carga la mayor parte de la energía requerida en el flat-top por medio de C_L . Finalmente, la estructura 3 se usa en el flat-top para regular la corriente en la carga dentro de la precisión requerida. Esta estructura está compuesta por un convertidor tipo puente completo y el inductor auxiliar L_1 .

El principio de operación de esta topología se puede describir en las siguientes etapas:

Tiempo de crecimiento: Durante esta etapa sólo la estructura 1 está activa, con lo cual S_1 y S_2 están en ON y S_3 en OFF. Respecto de la estructura 3, el inductor L_1 se encuentra conectado en serie con la carga y el puente completo se desconecta poniendo S_4 en OFF. Esta condición inicia la carga de L y L_1 a través de la alta tensión proporcionada por C_H .

Flat-top: Cuando $i_L = i_{L_1}$ alcanza el valor I_{REF} , la estructura 1 se desconecta (S_1 en OFF) y la estructura 2 y el puente completo de la estructura 3 se conectan poniendo S_3 y S_4 en ON. Por medio de la estructura 2 se conecta a C_L en serie con la carga, el cual se descarga en forma lineal debido a que provee una corriente constante. De forma de compensar esta variación de tensión y controlar la corriente con la precisión requerida, se regula la tensión en L_1 por medio de la operación en modo PWM de las llaves S_5 y S_6 . El inductor L_1 evita que las llaves del puente tengan que conducir toda la corriente de la carga, permitiendo una mayor frecuencia de conmutación de esta estructura. Los diodos D_1 y D_3 están para efectuar una conexión/desconexión segura entre las estructuras 1 y 2. D_1 se encarga de bloquear la tensión v_{CH} cuando la estructura 1 está conectada, permitiendo de esta forma la utilización de dispositivos de baja tensión para S_3 y D_3 . El diodo D_3 , en tanto, asegura la circulación de i_L en

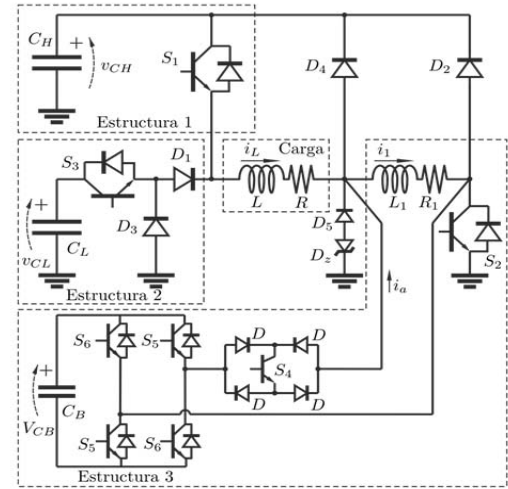


Figura 1. Esquema circuital de la fuente pulsada multi-estructura.

caso de que S_1 y S_3 estén en OFF.

Tiempo de decrecimiento: Para disminuir la corriente en la carga, todas las llaves deben estar en OFF. La energía almacenada en L y L_1 retorna al banco de capacitores C_H a través de los diodos D_1 , D_2 y D_3 . Los diodos D_4 , D_5 y D_6 se emplean para conducir las diferencias de corriente entre L y L_1 generadas durante la desconexión de la estructura puente.

B. Control de corriente basado en histéresis digital y estimación de la corriente de carga

El sistema de control propuesto para el puente de la estructura 3 es una histéresis digital, en la cual la comparación con las bandas se realiza con la estimación de la corriente de la carga. Esta estrategia busca mantener las ventajas de la histéresis (rápida respuesta dinámica, robustez, etc.) y reducir la susceptibilidad al ruido de medición.

Para diseñar el estimador es necesario encontrar un modelo del sistema que prediga el comportamiento de la corriente en la carga a partir del estado de las llaves. En base a la descripción del funcionamiento de la fuente, se observa que la tensión en la carga es función de las tensiones v_{CH} , v_{CL} y v_{CB} , y del estado de las llaves, E_j . Luego, v_{E_j} representa

TABLA I. CONJUNTO DE ESTADOS DE CONTROL.

ESTADO	LLAVES ENCENDIDAS	LLAVES APAGADAS	TENSIÓN DE CONTROL v_{E_j}
E_0	S_1, S_2	S_3, S_4	v_{CH}
E_1	S_2, S_3 S_4, S_5	S_1, S_6	$v_{CL} - v_{CB}$
E_2	S_2, S_3 S_4, S_5	S_1, S_5	$v_{CL} + v_{CB}$

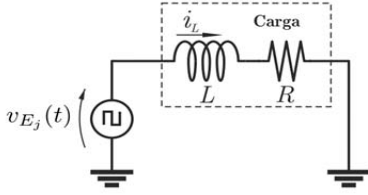


Figura 2. Modelo simplificado del sistema.

una de las n posibles tensiones de control sobre la carga para un dado $E_j \in E = E_1, E_2, \dots, E_n$. En la Tabla I se muestran los posibles estados de las llaves, E_j , con su correspondiente tensión v_{E_j} . En dicha tabla, las tensiones de los semiconductores en estado de conducción se asumen despreciables.

En la Fig. 2 se muestra un modelo simplificado del sistema que representa esta condición, y a partir del cual es posible derivar la siguiente ecuación:

$$\frac{d}{dt}i_L(t) = \frac{1}{L}(v_{E_j}(t) - Ri_L(t)) \quad (1)$$

donde R y L son la resistencia e inductancia de la carga, respectivamente. Debido a que se pretende desarrollar un algoritmo digital, se discretiza la ecuación (1) por medio de la aproximación de Euler:

$$\frac{i_L[k+1] - i_L[k]}{T_s} = \frac{1}{L}(v_{E_j}[k] - Ri_L[k]) \quad (2)$$

donde T_s es el período de muestreo, k es el instante de muestreo e $i_L[k+1]$ es el valor de la corriente de carga para la muestra siguiente, $k+1$, como resultado de aplicar la tensión de control. A partir de (2) se plantea la siguiente ecuación de estados para la corriente:

$$i_L[k+1] = \left(1 - \frac{T_s R}{L}\right)i_L[k] + \frac{T_s}{L}v_{E_j}[k] \quad (3)$$

Luego, si el período de muestreo es suficientemente pequeño comparado con la constante de tiempo de la carga, es decir $T_s \ll L/R$, el término $(T_s R)/L$ se puede despreciar, resultando la siguiente ecuación simplificada:

$$i_L[k+1] = i_L[k] + \frac{T_s}{L}v_{E_j}[k] \quad (4)$$

Debido a que las mediciones de las señales se encuentran en presencia de ruido, se propone incorporar un estimador de Luenberger. De esta forma, la ecuación del estimador resulta:

$$\hat{i}_L[k+1] = \hat{i}_L[k] + \frac{T_s}{L}v_{E_j}[k] + k_1 e_1[k] \quad (5)$$

donde $\hat{i}_L[k+1]$ es la estima para el próximo instante de muestreo, la cual se calcula a partir del resultado de la estimación previa, $\hat{i}_L[k]$, generado por la acción de control anterior y k_1 es la ganancia que permite ajustar la dinámica de convergencia del estimador. La variable $e_1[k]$ representa el

error entre la corriente medida y la estima de la corriente:

$$e_1[k] = i_L[k] - \hat{i}_L[k] \quad (6)$$

La ecuación (5) muestra que para calcular la estima de la corriente para el próximo período de muestreo es necesario medir i_L , v_{CH} , v_{CL} y v_{CB} , y conocer la inductancia de la carga. La dependencia de la estimación con la inductancia de la carga es un problema, ya que este parámetro normalmente cambia con el tiempo y/o varía con el punto de operación. Para solucionar este problema se propone considerar al término $(T_s/L)v_{E_j}[k]$, representativo de la pendiente de la corriente, como una nueva variable de estado a estimar.

Luego:

$$\Delta i_{E_j}[k] = (T_s/L)v_{E_j}[k] \quad (7)$$

Reemplazando la ecuación (7) en (5) resulta el siguiente modelo:

$$\hat{i}_L[k+1] = \hat{i}_L[k] + \hat{\Delta i}_{E_j}[k] + k_1 e_1[k] \quad (8)$$

Es importante destacar que el modelo de la ecuación (8) resulta independiente de los parámetros de la carga, y que se disminuye al máximo la cantidad de variables medidas, ya que no es necesario el conocimiento de las tensiones sobre los capacitores.

La ecuación (8) muestra que los cambios de estados de las llaves, dados por E_j , generan cambios en la pendiente de la corriente a estimar. Con el fin de obtener una mejor dinámica en la estimación de i_L , la estimación de Δi_{E_j} se realiza de forma independiente para cada estado E_j . En la Fig. 3 se muestra, en forma cualitativa, la evolución de la corriente estimada de la carga, los diferentes estados E_j y la estimación de la pendiente asociada a cada estado. Cabe notar que la estimación de cada pendiente se actualiza en los períodos donde su correspondiente estado se encuentra aplicado (línea llena). Por otro lado, la estima de la pendiente se mantiene constante cuando el estado aplicado no se corresponde con el propio (línea punteada).

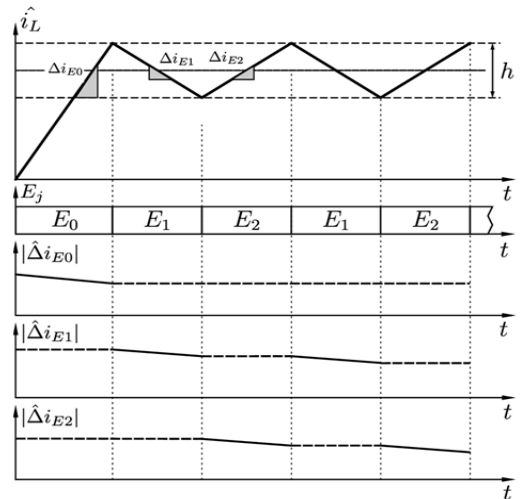


Figura 3. Esquema temporal de estimación.

Si se considera que los parámetros que conforman a Δi_{E_j} cambian relativamente lento comparados con T_s , se puede realizar la siguiente aproximación:

$$\Delta i_{E_j}[k+1] \approx \Delta i_{E_j}[k] \quad (9)$$

Además, se asume que la corriente en la carga varía en forma lineal durante dos instantes consecutivos de muestreo, con lo cual el término Δi_{E_j} puede ser computado como:

$$\Delta i_{E_j}[k] = (i_L[k+1] - i_L[k])|_{E_j=E[k]} \quad (10)$$

donde $E[k]$ representa el estado de las llaves en el instante k . Luego, la ecuación que determina la estimación de la variación de corriente está dada por:

$$\hat{\Delta i}_{E_j}[k+1] = \left[\hat{\Delta i}_{E_j}[k] + k_2 e_2[k] \right]_{E_j=E[k]} \quad (11)$$

donde k_2 permite ajustar los autovalores del estimador para cada estado E_j . De esta forma, se tiene la capacidad de otorgarle distinta velocidad de convergencia y capacidad de filtrado a la estimación de cada pendiente.

El error $e_2 = \Delta i - \hat{\Delta i}_{E_j}$ resulta:

$$e_2[k] = (i_L[k+1] - i_L[k]) - \hat{\Delta i}_{E_j}[k] \quad (12)$$

Reemplazando (6) en (5) y (12) en (11), se obtiene la ecuación correspondiente al modelo del estimador:

$$\hat{\Delta i}_{E_j}[k+1] = (1-k_2)\hat{\Delta i}_{E_j}[k] + k_2(i_L[k+1] - i_L[k]) \quad (13)$$

$$\hat{i}_L[k+1] = (1-k_1)\hat{i}_L[k] + \hat{\Delta i}_{E_j}[k] + k_1 i_L[k]$$

Cabe señalar que para conocer, en el instante k , el valor que tendrá la pendiente en el instante $k+1$, es necesario conocer el valor que tendrá la corriente en $k+1$. Sin embargo, la información proporcionada por esta expresión no se utiliza en el instante k , sino en el instante $k+1$. Luego se reformulan las ecuaciones de forma de realizar los mismos cálculos sin utilizar valores de instantes futuros:

$$\hat{\Delta i}_{E_j}[k] = (1-k_2)\hat{\Delta i}_{E_j}[k-1] + k_2(i_L[k] - i_L[k-1]) \quad (14)$$

$$\hat{i}_L[k+1] = (1-k_1)\hat{i}_L[k] + \hat{\Delta i}_{E_j}[k] + k_1 i_L[k]$$

Es importante resaltar que el estimador obtenido es independiente de los parámetros del sistema y sólo requiere de la medición de i_L .

En relación con las ganancias k_1 y k_2 , su ajuste resulta una relación de compromiso entre la velocidad de convergencia del estimador y la capacidad de filtrado del ruido de medición. Debido a esto y a que no existe un único criterio de selección, en este trabajo se propone minimizar el valor rms del error entre la corriente estimada y la corriente real para un pulso típico, mediante la herramienta de optimización de MATLAB® basada en algoritmos genéticos. Los algoritmos genéticos permiten la búsqueda de una solución a partir de un mecanismo de selección, en el cual un conjunto inicial de posibles soluciones evoluciona a lo largo

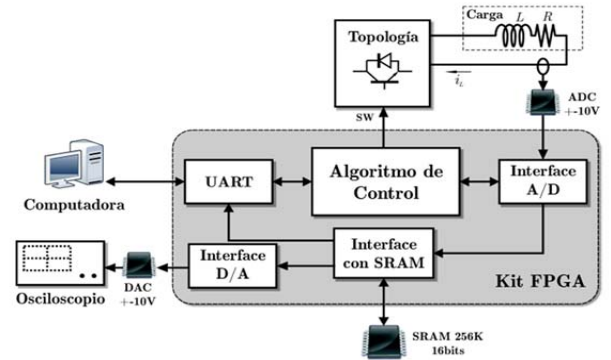


Figura 4. Diagrama en bloques del sistema.

de distintas generaciones en función de optimizar un determinado parámetro.

III. IMPLEMENTACIÓN EN FPGA

En esta sección se describe la implementación del sistema de control. En la Fig.4 se muestra el diagrama de bloques del sistema, donde se puede observar la placa FPGA, los conversores externos analógico-digital (ADC) y digital-analógico (DAC), una memoria externa SRAM, y una interface de comunicación asincrónica con una PC.

El sistema de control se implementó en un kit de desarrollo FPGA Spartan 3 de la compañía Xilinx®. Este kit tiene una FPGA XC3S1000 con una capacidad de 7680 Slices y un cristal externo de 50 MHz. A continuación, se realiza una descripción de las características de los principales bloques, haciendo énfasis en la implementación del algoritmo de control.

Conversores ADC y DAC: La adquisición de la corriente de carga se realiza en modo diferencial, empleando un conversor ADC paralelo de 2MSPS x 16 bits con su respectivo filtro *antialiasing*. La plataforma empleada cuenta también con dos conversores DAC serie de 1MSPS x 14 bits, los cuales son utilizados para monitorear la evolución de variables internas del sistema. La gestión de datos entre los conversores y la FPGA se realiza por medio de los bloques Interface A/D e Interface D/A, los cuales son programados en lenguaje VHDL.

Memoria SRAM: La memoria SRAM es una memoria externa asincrónica de alta velocidad de 256K x 16 bits (ISSI IS61LV25616AL-10T). Esta memoria se utiliza para guardar los datos adquiridos de la corriente y los parámetros del control (amplitud de las bandas de comparación, tiempo de flat-top, ganancias del estimador, etc.). El bloque Interface con SRAM es el encargado de gestionar la transferencia de datos entre los distintos bloques del sistema.

UART: Este bloque se encarga de realizar la transmisión de parámetros del sistema con una unidad externa de control. La comunicación es serie y bidireccional, y los datos se transmiten en dos palabras de 8 bits con una velocidad de transmisión de 56000 baudios.

Algoritmo de control: Este bloque es el encargado de realizar la estimación de la corriente y el control digital por

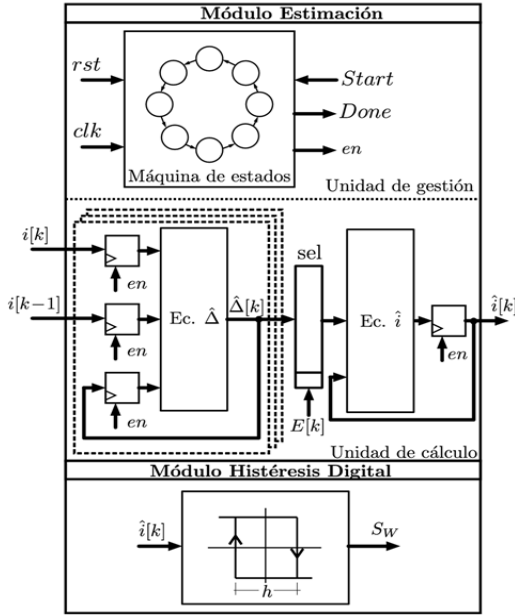


Figura 5. Esquema general del algoritmo de control.

histéresis. En la Fig. 5 se muestra un detalle de los distintos módulos que componen este bloque, Módulo Histéresis Digital y Módulo Estimación.

El Módulo Histéresis Digital es el encargado de generar la señal PWM a partir de la comparación de la corriente estimada con las bandas de comparación. Dicha comparación se realiza en cada periodo de muestreo de 500 ns.

El Módulo de Estimación está dividido en dos partes: la unidad de gestión y la unidad de cálculo. La unidad de gestión es la encargada de establecer la pendiente que se va a estimar en función del estado E_j . Esta unidad se implementa por medio de una máquina de estados finita (FSM) la cual tiene un tiempo de ejecución de aproximadamente 500 ns. La unidad de cálculo es la encargada de ejecutar las operaciones definidas en (14) haciendo uso de sumadores, multiplicadores, registros de desplazamiento, multiplexores y registros de datos. Si se tiene en cuenta que la estimación de la pendiente se realiza de a un estado E_j a la vez, es posible multiplexar la lógica utilizada en esta operación para reducir la cantidad de recursos.

Un aspecto importante de la unidad de cálculo es la forma en la que se realizan las operaciones, sobre todo considerando que se utiliza una plataforma de precisión finita. En tal sentido y debido a que la plataforma empleada opera con una representación en punto fijo, resulta necesario definir aspectos como la longitud de palabra, la cantidad de dígitos para la parte entera y fraccional, y el método de redondeo. Estos parámetros son muy importantes ya que definen el rango dinámico de las variables y la exactitud en las operaciones.

La determinación de estos parámetros se realiza por medio de un proceso iterativo de simulación, empleando la herramienta *Fixed-Point Toolbox* de Matlab®. En la Fig. 6 se

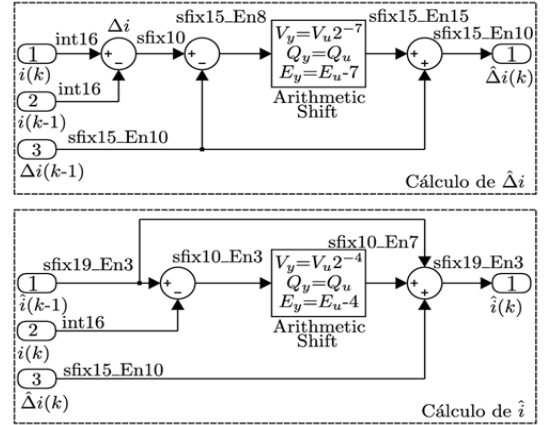


Figura 6. Diagrama en bloques de las ecuaciones de estimación.

muestra un diagrama con la implementación de las dos ecuaciones del estimador de estados definido en (14). En este diagrama se muestra la representación en punto fijo para cada una de las variables, donde *Fix_18_15* significa que la palabra tiene una longitud de 18 bits, con 15 bits de parte fraccional y 3 bits de parte entera. En virtud de que se utilizan diferentes representaciones de punto fijo, se incorporan operaciones de desplazamiento a fin de adaptar el formato de las variables antes de cada operación. Adicionalmente, para la ejecución de las operaciones se emplea la técnica de redondeo al entero más próximo (*nearest*) debido a que ofrece un baja polarización (*bias*) positiva y un moderado uso de recursos.

IV. RESULTADOS EXPERIMENTALES

A fin de evaluar el desempeño del método de control propuesto, se presentan resultados experimentales sobre un prototipo de fuente de corriente pulsada. En la Tabla II se muestran los parámetros más importantes del sistema.

Las ganancias del estimador ajustadas con el algoritmo de optimización son $k_1 = 0.0715$ y $k_2 = 0.011$ para todos los estados E_j . Estas ganancias fueron redefinidas para ser implementadas mediante registros de desplazamiento por los siguientes valores $k_1 = 2^{-4}$ y $k_2 = 2^{-7}$.

En la Fig. 7 se muestra la forma de onda de corriente y tensión en la carga, donde se puede observar que no existen

TABLA II. CARACTERÍSTICAS DEL PULSO DE CORRIENTE Y LA CARGA.

$C_H = 5mF$	$I_{REF} = 65A$
$C_L = 100mF$	Precisión = $\pm 750ppm$
$L = 1mH$	$t_r, t_f = 1ms$
$R = 50m\Omega$	$t_{fi} = 2ms$
	$T_S = 1 / 400kHz = 2.5\mu s$

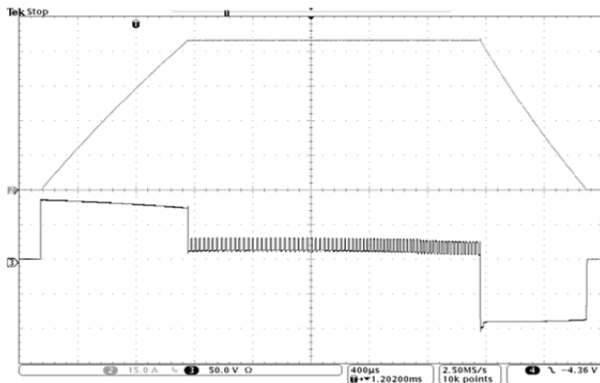


Figura 7. Forma de onda de tensión y corriente en la carga.

transitorios entre las transiciones de las distintas etapas del pulso. En el caso de la corriente se observa que los tiempos de ascenso y descenso son del orden de 1 ms, la duración del flat-top es de 2 ms y la corriente en el flat-top es de 65 A. En el caso de la tensión, el valor inicial de v_{CH} es del orden de 85 V, la tensión v_{CL} es próxima a 20 V y la tensión del capacitor de la estructura serie, v_{CB} , es del orden de 10 V.

En la Fig.8 se muestra la corriente en el flat-top obtenida a partir de la salida de uno de los DACs, donde se indican los límites correspondientes a una banda de precisión de ± 750 ppm. Se puede observar que la corriente se mantiene dentro de una banda bien definida con una precisión cercana a ± 600 ppm.

En la Fig. 9 se muestra un detalle de la corriente medida y estimada en el flat-top, donde se puede observar que la corriente estimada se encuentra filtrada y que este filtrado no produce un retardo significativo ni deformación del ripple.

En la Fig. 10 se muestra un detalle de la corriente en el flat-top y la estimación de las pendientes para los estados E_1 y E_2 . Se puede observar la forma en que opera el estimador, donde la estimación de las pendientes se realiza en el período en que el estado se encuentra aplicado.

Adicionalmente, se realizaron ensayos experimentales para comparar el funcionamiento del sistema durante el flat-top

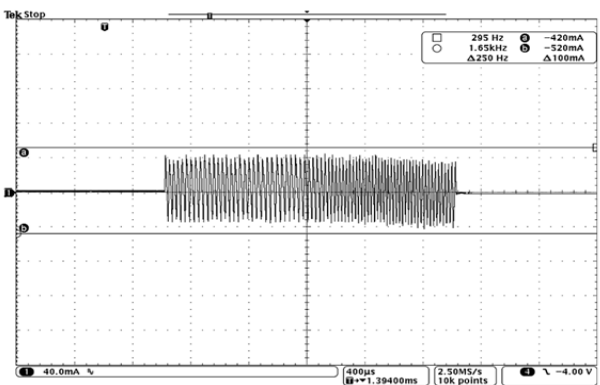


Figura 8. Corriente en el flat-top.

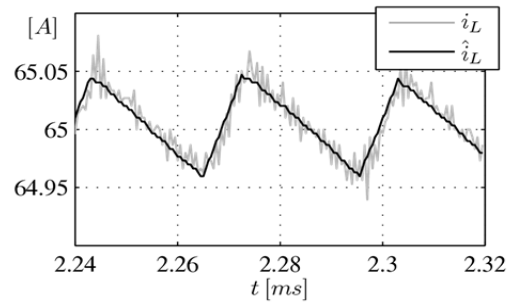


Figura 9. Detalle de la corriente en el flat-top.

TABLA III
NÚMERO DE CONMUTACIONES EN EL FLAT-TOP, CON Y SIN ESTIMADOR.

PRECISIÓN	h	N_{SE}	N_{CE}	$\frac{(N_{SE} - N_{CE})}{N_{SE}}$
± 750 ppm	100mA	80	72	10%
± 600 ppm	80mA	105	90	14%
± 370 ppm	50mA	221	159	28%

cuando se controla con la corriente medida y con la corriente estimada. En tal sentido, se computó el número de conmutaciones para diferentes anchos de histéresis, acordes con las precisiones requeridas en las aplicaciones de fuentes pulsadas. En la Tabla III se muestra el resultado del ensayo comparativo, donde N_{SE} es el número de conmutaciones en el flat-top controlando con la corriente medida y N_{CE} el número de conmutaciones controlando con el estimador. Los datos de la tabla corresponden al promedio de mediciones tomadas sobre diferentes ensayos, donde se observa que los valores medidos presentaron una baja dispersión respecto de los datos presentados.

Se puede observar que el uso del estimador propuesto permite reducir el número de conmutaciones entre el 10% y 30%. Esta característica es muy importante ya que permite disminuir las pérdidas por conmutación de la etapa de

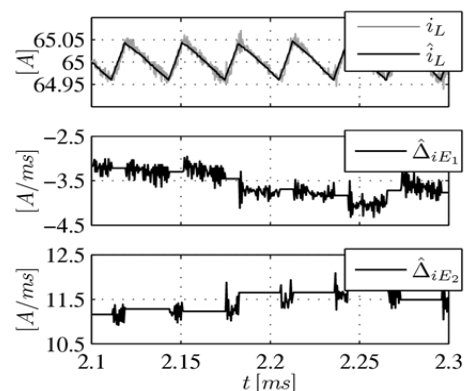


Figura 10. Señales del estimador

regulación, bajar las exigencias sobre los dispositivos semiconductores y mejorar la eficiencia global del sistema.

V. CONCLUSIONES

Se presentó un control de corriente para una fuente de corriente pulsada, basado en una histéresis digital y en la estimación de la corriente de la carga. Este control tiene como objetivo presentar una buena respuesta dinámica en el seguimiento de la referencia, controlar la corriente dentro de una banda bien definida de precisión y ser poco susceptible al ruido de medición. En relación con este último aspecto, se propuso el uso de un estimador de estados para estimar la corriente y su pendiente, a partir de la medición de la corriente de carga. A fin de mejorar la dinámica en la estimación de la corriente, el estimador presentado realiza la estimación de las diferentes pendientes en función del estado de las llaves del convertidor. Se realizaron ensayos experimentales sobre un prototipo de fuente pulsada, donde se determinó que el efecto de filtrado del estimador mejora las características del ripple y reduce el número de conmutaciones en el flat-top, aspecto importante en el funcionamiento de los semiconductores.

REFERENCIAS

- [1] F. Voelker, "Pulsed capacitor discharge power converter: an introductory overview", in *CERN Accelerator School: Power Converters for Particle Accelerators Conference. Montreux, Switzerland: CERN*, March 1990.
- [2] J. Royer, "High current with high precision flat-top capacitor discharge power septum magnets", in *CERN/PS 95-13 EP2 Forum 95, Electrical Power Technology in European Physics Research*, 1995.
- [3] W. F. Praeg, "An inexpensive pulsed power supply for a septum magnet", *Nuclear Science, IEEE Transactions on*, vol. 22, no. 3, pp. 1307–1310, 1975.
- [4] E. Dallago, G. Venchi, S. Rossi, M. Pullia, T. Fowler, and U. Nielsen, "The power supply for a medical synchrotron beam chopper system", in *Proc. 34th Annual Conf. of IEEE Industrial Electronics IECON 2008*, 2008, pp. 1016–1020.
- [5] R. A. García Retegui, M. Benedetti, J. M. Cravero, and C. Almeida Martims, "New converter topology for high performance pulsed current sources", *European Organization for Nuclear Research (CERN), AB-POTN2008-05, EDMS 899334, Geneve, Switzerland*, Tech. Rep., 2008.
- [6] N. Wassinger, S. Maestri, R. Retegui, J. Cravero, M. Benedetti, and D. Carrica, "Multiple-stage converter topology for high-precision highcurrent pulsed sources", *Power Electronics, IEEE Transactions on*, vol. 26, no. 5, pp. 1316–1321, May 2011.
- [7] E. Monmasson, L. Idkhajine, M. Cirstea, I. Bahri, A. Tisan, and M. Naouar, "FPGAs in industrial control applications", *Industrial Informatics, IEEE Transactions on*, vol. 7, no. 2, pp. 224–243, May 2011.
- [8] C. Buccella, C. Cecati, and H. Latafat, "Digital control of power converters - a survey", *Industrial Informatics, IEEE Transactions on*, vol. 8, no. 3, pp. 437–447, Aug. 2012.
- [9] S. Buso, L. Malesani, and P. Mattavelli, "Comparison of current control techniques for active filter applications", *Industrial Electronics, IEEE Transactions on*, vol. 45, no. 5, pp. 722–729, Oct 1998.



processing.

Emiliano Penovi was born in Rosario, Argentina in 1987. He received the Ing. degree in electronic engineering from Universidad Nacional de Mar del Plata (UNMDP) in 2011 and is currently working toward his PhD degree at UNMDP. Nowadays, he is working in the Laboratorio de Instrumentación y Control, UNMDP. His current research interests include power electronics and digital signal



interests include power electronics, pulsed power converters for particle accelerators and control systems.

Sebastian Maestri was born in Mar del Plata, Argentina in 1978. He received the electronics engineering degree from Universidad Nacional de Mar del Plata (UNMDP) in 2005 and the PhD degree in electronics from UNMDP in 2009. Nowadays, he is working in the Laboratorio de Instrumentación y Control, UNMDP as researcher. Since 2005, he is Assistant Professor in Control Theory. His research



Systems. His current research interests include power electronics, pulsed power converters for particle accelerators and control systems.

Rogelio Garcia Retegui was born in Tandil, Argentina in 1977. He received the Ing. degree in electronic engineering from Universidad Nacional de Mar del Plata (UNMDP) in 2002 and the PhD degree in electronics from UNMDP in 2009. Nowadays, he is working in the Laboratorio de Instrumentación y Control, UNMDP as researcher. Since 2003, he is Assistant Professor in Control Theory and Control



course at the UNMDP. Since 2008, he has been a member of the National Scientific and Technical Research Council, Buenos Aires, Argentina. His research interests are in the fields of power converters for particle accelerators and digital signal processing.

Nicolas Wassinger was born in Buenos Aires, Argentina, in 1984. He received the Electronics Engineering degree and the Ph.D. degree in electronics engineering from the Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, in 2008 and 2012, respectively. He is currently with the Instrumentation and Control Laboratory (LIC, UNMDP) as a Researcher. He is also an Assistant Professor in the Control Systems



also an Associate Professor with the Department of Electrical Engineering at the same university. He spent two years as a Fellow at the Conseil Européen pour la Recherche Nucléaire, Geneva, Switzerland. Since 1985, he has been a Full Professor with the Department of Electrical Engineering, Universidad Nacional de Mar del Plata, Mar del Plata, Argentina. He is currently the Head of the Laboratorio de Instrumentación y Control, Departamento de Electrónica, Universidad Nacional de Mar del Plata, and a member of the National Scientific and Technical Research Council (CONICET), Buenos Aires, Argentina. He has served as a Lecturer for numerous short courses presented to the industry and other universities. His current research interests include power electronics and EMC.

Mario Benedetti was born in Italy in 1945. He received the Ing. degree in telecommunications engineering from the Universidad Nacional de La Plata, La Plata, Argentina, in 1968. From 1968 to 1983, he was with the Laboratorio de Electrónica Industrial, Control e Instrumentación, Universidad Nacional de La Plata, working on developing electronic instruments. From 1970 to 1983, he was